

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-168650

(43)Date of publication of application : 22.06.2001

(51)Int.Cl.

H03F 1/32

H03F 1/34

(21)Application number : 11-353611

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 13.12.1999

(72)Inventor : YAMANAKA KOJI

ITO YASUYUKI

NAKAHARA KAZUHIKO

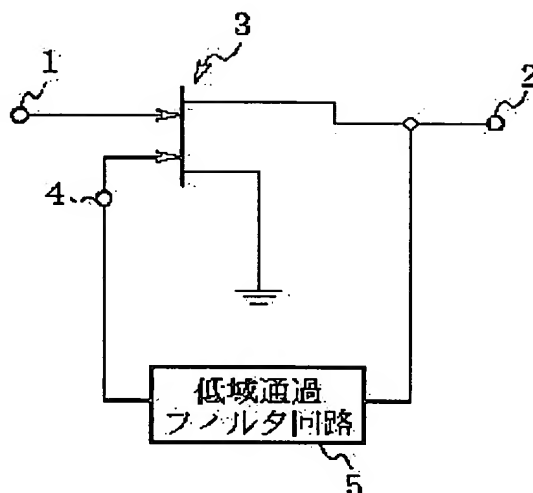
TARUI YUKINORI

(54) VARIABLE GAIN AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To eliminate the problem on the complicatedness of a circuit configuration in order to suppress a distortion component.

SOLUTION: When the mixed signal of two microwaves of adjacent frequencies f_1 and f_2 ($f_2 > f_1$) is inputted to an input terminal 1, the signal is supplied to a variable gain amplifying element 3 and is amplified. The amplified signal includes an intermodulation distortion component. Only the intermodulation distortion component of a frequency $f_2 - f_1$ is supplied to the gain control terminal 4 of the element 3 from a lowpass filter circuit 5. The element 3 generates a mixed signal of the intermodulation distortion component of the frequency $f_2 - f_1$ and input signals of the frequencies f_1 and f_2 and reduces a tertiary intermodulation distortion component.



LEGAL STATUS

[Date of request for examination]

04.03.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本特許庁(JP)

(12)公開特許公報(A)

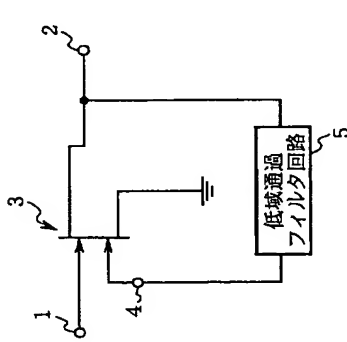
(11)特許公開公報番号
特開2001-168650
(P2001-168650A)
(43)公開日 平成13年6月22日(2001.6.22)

(51)Int.Cl. H03F 1/32 1/34	P1 H03F 1/32 1/34	特許庁(参考) 5J090 1/34
審査請求 未請求	請求項の数 5	OL (全 6 頁)

(21)出願番号 特願平11-353811	(71)出願人 000008013 三菱電機株式会社 東京都千代田区丸の内二丁目2番3号
(22)出願日 平成11年12月13日(1999.12.13)	(72)発明者 山中 宏治 東京都千代田区丸の内二丁目2番3号 三 菱電機株式会社内 伊藤 康之 東京都千代田区丸の内二丁目2番3号 三 菱電機株式会社内
	(74)代理人 10058474 弁理士 田澤 博昭 (外1名)

(54)【発明の名称】 可変利得増幅器

(57)【要約】
【課題】 歪成分を抑制するために回路構成が複雑になるなどの課題があった。
【解決手段】 近接した周波数 f_1 、 f_2 ($f_2 > f_1$)の2つのマイクロ波の混合信号が入力端子1に入力されると、この信号は可変利得増幅要素3に供給され、増幅される。増幅後の信号には相互変調歪成分が含まれ、低域通過フィルタ回路5から周波数 $f_2 - f_1$ の相互変調歪成分だけが可変利得増幅要素3の利得制御端子4に供給される。そして可変利得増幅要素3により周波数 $f_2 - f_1$ の相互変調歪成分と周波数 f_1 、 f_2 の入力信号との混合信号が生成され、3次相互変調歪成分が低減される。



【特許請求の範囲】

【請求項1】 利得制御信号に応じた利得で入力信号を増幅する可変利得増幅要素と、前記可変利得増幅要素の出力のうちの所定の周波数帯域の歪成分だけを通過させ、前記利得制御信号として前記可変利得増幅要素に供給するフィルタ回路とを備えた可変利得増幅器。
【請求項2】 入力信号を増幅する増幅要素と、利得制御信号に応じた利得で供給信号を増幅する可変利得増幅要素と、前記増幅要素の出力のうちの、前記入力信号の周波数帯域の近傍の周波数帯域の歪成分を通過させ、前記供給信号として前記可変利得増幅要素に供給する帯域通過フィルタ回路と、前記増幅要素の出力のうちの所定の周波数帯域の歪成分だけを通過させるフィルタ回路と、前記フィルタ回路の出力の位相を調整して前記利得制御信号として前記可変利得増幅要素に供給する位相調整器とを備えた可変利得増幅器。

【請求項3】 所定の歪の増幅要素と可変利得増幅要素とで構成される多段可変利得増幅器であることを特徴とする請求項2記載の可変利得増幅器。
【請求項4】 可変利得増幅要素は、デュアルゲート電界効果トランジスタであることを特徴とする請求項1または請求項2記載の可変利得増幅器。
【請求項5】 可変利得増幅要素は、カスコード接続された2つの電界効果トランジスタであることを特徴とする請求項1または請求項2記載の可変利得増幅器。

【発明の詳細な説明】
【0001】
【発明の属する技術分野】この発明はマイクロ波などの高周波信号を増幅する可変利得増幅器に関し、特に増幅に際して発生する歪を低減する可変利得増幅器に関するものである。
【0002】
【従来の技術】図4は例えば帯域5-167356号公報に記載の従来の可変利得増幅器を示す回路図である。図において、111は入力信号を帰還ループLに帰する方向性結合器であり、112は入力信号を増幅する電力増幅器であり、113は電力増幅器112の出力信号を分岐する方向性結合器であり、114は方向性結合器113により分岐された補助信号を帰還ループLに印加する方向性結合器であり、115は補助信号を増幅する補助増幅器であり、116は帯域防止用の帯域通過フィルタであり、117は帯域通過フィルタ116を通過した信号を入力信号に結合する方向性結合器である。
【0003】次に動作について説明する。入力端子INへ高周波入力信号が入力されると、その高周波入力信号は方向性結合器111により主信号と補助信号とに分岐される。その主信号は主増幅器である電力増幅器112

により増幅され、その補助信号は帰還ループLに印加される。

【0004】電力増幅器112により増幅された主信号には、増幅器の非線形特性に起因して発生する相互変調歪成分が含まれる。この増幅後の主信号は、方向性結合器113により出力端子OUTへの出力信号と補助信号とに分岐される。その補助信号は方向性結合器114により帰還ループLに印加される。このとき、方向性結合器114は、方向性結合器111により印加された補助信号と逆相でこの補助信号を印加する。これにより方向性結合器114から補助増幅器115へは電力増幅器112で発生した相互変調歪成分のみが供給される。補助増幅器115によりその相互変調歪成分は増幅され、帯域通過フィルタ116を通過して方向性結合器117に供給される。方向性結合器117はその信号を主信号に結合する。

【0005】以上のようにして、電力増幅器112で発生する相互変調歪成分が補償され、出力信号に含まれる相互変調歪成分が低減される。

【0006】
【発明が解決しようとする課題】従来の可変利得増幅器は以上のように構成されているので、相互変調歪信号を補償するための信号(帰還ループLの信号)を生成するために多くの結合器を配置しなければならず、回路構成が複雑になるとともに回路規模が大きくなるなどの課題があった。

【0007】また、従来の可変利得増幅器は以上のようにな構成されているので、増幅器(電力増幅器112)の初期に結合器(方向性結合器111、117)が設けられているため、結合器による損失に起因して雑音指数(S/N比)が劣化してしまうという課題があった。
【0008】この発明は上記のような課題を解決するためのなされたもので、主信号と所定の周波数帯域の歪成分とを可変利得増幅要素に供給するようにして、結合器を使用することなく、雑音特性の良好な、かつ簡単な回路構成で小型な可変利得増幅器を得ることを目的とする。

【0009】

【課題を解決するための手段】この発明に係る可変利得増幅器は、利得制御信号に応じた利得で入力信号を増幅する可変利得増幅要素と、可変利得増幅要素の出力のうちの所定の周波数帯域の歪成分だけを通過させ、利得制御信号として可変利得増幅要素に供給するフィルタ回路とを備えるものである。

【0010】この発明に係る可変利得増幅器は、入力信号を増幅する増幅要素と、利得制御信号に応じた利得で供給信号を増幅する可変利得増幅要素と、増幅要素の出力のうちの、入力信号の周波数帯域の近傍の周波数帯域の歪成分を通過させ、供給信号と、供給信号の近傍の周波数帯域の歪成分を通過させ、供給信号として可変利得増幅要素に供給する帯域通過フィルタ回路

と、増幅素子3の出力のうちの所定の周波数帯域の至成分だけを通過させるフィルタ回路と、フィルタ回路の出力の位相を調整して利得制御信号として可変利得増幅素子3に供給する位相調整器とを備えるものである。

【0011】この発明に係る可変利得増幅器は、所定の数の増幅素子と可変利得増幅素子とで構成される多段可変利得増幅器であるものである。

【0012】この発明に係る可変利得増幅器は、可変利得増幅素子をデュアルゲート電界効果トランジスタとして得増幅素子としたものである。

【0013】この発明に係る可変利得増幅器は、可変利得増幅素子をカスコード接続された2つの電界効果トランジスタとしたものである。

【発明の実施の形態】 以下、この発明の実施の一形態を説明する。

実施の形態1. 図1はこの発明の実施の形態1による可変利得増幅器を示す回路図である。図において、1は入力端子であり、2は出力端子であり、3はデュアルゲート電界効果トランジスタである可変利得増幅素子であり、4は可変利得増幅素子3の利得制御端子であり、5は出力端子2と利得制御端子4との間に設けられ、所定のカットオフ周波数 f_c の低域通過フィルタ回路である。その他、必要に応じて図示せぬバイアス回路が設けられている。

【0015】次に動作について説明する。近接した周波数 f_1 、 f_2 ($f_2 > f_1$) の2つのマイクロ波の混合信号が入力端子1に入力されると、この信号は可変利得増幅素子3に供給され、増幅される。この増幅後の信号には、周波数 f_1 、 f_2 の成分の他、増幅利得増幅素子3の3次の非線形効果に起因して周波数 $2f_1 - f_2$ 、 $2f_2 - f_1$ の3次相互変調成分が含まれ、可変利得増幅素子3の2次の非線形効果に起因して周波数 $f_2 - f_1$ (差周波数) と周波数 $2f_1$ 、 $f_1 + f_2$ 、 $2f_2$ (和周波数) の2次相互変調成分が含まれる。

【0016】そして低域通過フィルタ回路5のカットオフ周波数 f_c を次式に示すように設定することにより、低域通過フィルタ回路5から周波数 $f_2 - f_1$ の相互変調成分と同一の周波数の信号となり、3次相互変調成分は逆位相になるので、可変利得増幅素子3から出力される3次相互変調成分が低減される。

【0017】可変利得増幅素子3の利得制御端子4に周波数 $f_2 - f_1$ の相互変調成分が印加されると、可変利得増幅素子3のミキシング動作により、その周波数 $f_2 - f_1$ の相互変調成分と周波数 f_1 、 f_2 の入力信号との混合信号が生じ、この混合信号は3次相互変調成分と同一の周波数の信号となり、3次相互変調成分とは逆位相になるので、可変利得増幅素子3から出力される3次相互変調成分が低減される。

【0018】以上のように、この実施の形態1によ

は、可変利得増幅素子3の出力のうちの所定の至成分だけを低域通過フィルタ回路5により可変利得増幅素子3へ帰還するようにして、可変利得増幅素子3で発生する至成分を低減するようにしたため、雑音特性を良好にし、かつ簡素な回路構成で小型にすることができるとい

う効果が得られる。

【0019】なお、実施の形態1において、低域通過フィルタ回路5の代わりに、次式に示す低域通過側および高周波数側のカットオフ周波数 f_L 、 f_H の帯域通過フィルタ回路を設けるようにしてもよい。

$f_L < f_2 - f_1 < f_H < f_1$ 、 f_2
【0020】実施の形態2. この発明の実施の形態2による可変利得増幅器は、実施の形態1による可変利得増幅器における低域通過フィルタ回路5を高域通過フィルタ回路に変更したものである。なお、実施の形態2におけるその他の構成要素については実施の形態1によるもの(図1)と同様であるので、その説明を省略する。

【0021】次に動作について説明する。実施の形態2では、高域通過フィルタ回路のカットオフ周波数 f_c を次式に示すように設定することにより、高域通過フィルタ回路から周波数 $2f_1 - f_2$ 、 $f_1 + f_2$ 、 $2f_2$ の相互変調成分だけが可変利得増幅素子3の利得制御端子4に供給される。

f_1 、 $f_2 < f_c < 2f_1 - f_2$ 、 $2f_2$
【0022】可変利得増幅素子3の利得制御端子4に周波数 $2f_1 - f_2$ 、 $f_1 + f_2$ 、 $2f_2$ の相互変調成分が印加されると、可変利得増幅素子3のミキシング動作により、その周波数 $2f_1 - f_2$ 、 $f_1 + f_2$ 、 $2f_2$ の相互変調成分と周波数 f_1 、 f_2 の入力信号との混合信号が生じ、この混合信号は3次相互変調成分と同一の周波数の信号となり、3次相互変調成分とは逆位相になるので、可変利得増幅素子3から出力される3次相互変調成分が低減される。

【0023】なお、その他の動作については実施の形態1によるものと同様であるので、その説明を省略する。

【0024】以上のように、この実施の形態2によれば、可変利得増幅素子3の出力のうちの所定の至成分だけを高域通過フィルタ回路により可変利得増幅素子3へ帰還するようにして、可変利得増幅素子3で発生する至成分を低減するようにしたため、雑音特性を良好にし、かつ簡素な回路構成で小型にすることができるとい

う効果が得られる。

【0025】なお、実施の形態2において、高域通過フィルタ回路の代わりに、次式に示す低周波数側および高周波数側のカットオフ周波数 f_L 、 f_H の帯域通過フィルタ回路を設けるようにしてもよい。

f_L 、 $f_2 < f_L < 2f_1 - f_2$ 、 $f_1 + f_2$ 、 $2f_2 < f_H$
【0026】実施の形態3. 図2はこの発明の実施の形態3による可変利得増幅器を示す回路図である。図にお

いて、1は入力端子であり、2は出力端子であり、13は入力信号を増幅する増幅素子であり、14は増幅素子13の出力のうち、入力信号の周波数成分、および入力信号の周波数近傍の周波数帯域の至成分を通過させ、供給信号として可変利得増幅素子17に供給する帯域通過フィルタ回路であり、15は増幅素子13の出力のうちの所定の周波数帯域の至成分だけを通過させる低域通過フィルタ回路であり、16は低域通過フィルタ回路15の出力の位相を調整して利得制御信号として可変利得増幅素子17の利得制御端子18に供給する位相調整器であり、17は利得制御信号に応じた利得で供給信号を増幅する可変利得増幅素子であり、18は利得制御信号を供給する利得制御端子である。その他、必要に応じて図示せぬバイアス回路が設けられている。

【0027】次に動作について説明する。近接した周波数 f_1 、 f_2 ($f_2 > f_1$) の2つのマイクロ波の混合信号が入力端子1に入力されると、この信号は増幅素子13に供給され、増幅される。増幅後の信号には、周波数 f_1 、 f_2 の成分の他、増幅素子13の3次の非線形効果に起因して周波数 $2f_1 - f_2$ 、 $2f_2 - f_1$ の3次相互変調成分が含まれ、可変利得増幅素子3の2次の非線形効果に起因して周波数 $f_2 - f_1$ (差周波数) と周波数 $2f_1$ 、 $f_1 + f_2$ 、 $2f_2$ (和周波数) の2次相互変調成分が含まれる。

【0028】そして帯域通過フィルタ回路14の低周波側および高周波数側のカットオフ周波数 f_L 、 f_H を次式に示すように設定することにより、帯域通過フィルタ回路14から周波数 f_1 、 f_2 の入力信号の周波数成分と3次相互変調成分だけが可変利得増幅素子17に供給される。

$f_2 - f_1 < f_L < 2f_1 - f_2$ 、 $f_1 + f_2$ 、 $2f_2$
 $f_2 - f_1 < f_H < 2f_1 - f_2$ 、 $f_1 + f_2$ 、 $2f_2$
【0029】一方、低域通過フィルタ回路15のカットオフ周波数 f_c を次式に示すように設定することにより、低域通過フィルタ回路15から周波数 $f_2 - f_1$ の相互変調成分だけが低域通過側16を介して可変利得増幅素子17の利得制御端子18に供給される。位相調整器16では、可変利得増幅素子17で発生する3次相互変調成分を低減するようにして、その信号の位相が調整される。

$f_2 - f_1 < f_c < 2f_1 - f_2$
【0030】そして可変利得増幅素子17の利得制御端子18に周波数 $f_2 - f_1$ の相互変調成分が印加されると、可変利得増幅素子17のミキシング動作により、その周波数 $f_2 - f_1$ の相互変調成分と、帯域通過フィルタ回路14を通過してきた周波数 f_1 、 f_2 の信号との混合信号が生じ、この混合信号は3次相互変調成分と同一の周波数の信号となり、3次相互変調成分とは逆位相になるので、出力信号に含まれる3次相互変調成分が低減される。

【0031】以上のように、この実施の形態3によれば、増幅素子13の出力のうち、入力信号の周波数成分およびその周波数近傍の周波数帯域の至成分を通過させ、可変利得増幅素子17に供給し、増幅素子13の出力のうちの所定の周波数帯域の至成分だけを低域通過フィルタ回路15により通過させ位相を調整して利得制御信号として可変利得増幅素子17に供給するようにして、増幅素子13および可変利得増幅素子17で発生する至成分を低減するようにしたため、雑音特性を良好にし、かつ簡素な回路構成で小型にすることができるとい

う効果が得られる。

【0032】なお、実施の形態3において、低域通過フィルタ回路15の代わりに、次式に示す低周波側および高周波数側のカットオフ周波数 f_L 、 f_H の帯域通過フィルタ回路を設けるようにしてもよい。

$f_L < f_2 - f_1 < f_H < 2f_1 - f_2$
【0033】また、実施の形態3による可変利得増幅器は2段の増幅器であるが、3段以上の増幅器として、そのうちの1段の増幅素子を可変利得増幅素子とするようにしてもよい。

【0034】実施の形態4. この発明の実施の形態4による可変利得増幅器は、実施の形態3による可変利得増幅器における低域通過フィルタ回路15を高域通過フィルタ回路に変更したものである。なお、実施の形態3におけるその他の構成要素については実施の形態3によるもの(図2)と同様であるので、その説明を省略する。

【0035】次に動作について説明する。実施の形態4では、高域通過フィルタ回路のカットオフ周波数 f_c を次式に示すように設定することにより、高域通過フィルタ回路から周波数 $2f_1 - f_2$ 、 $f_1 + f_2$ 、 $2f_2$ の相互変調成分だけが位相調整器16を介して可変利得増幅素子17の利得制御端子18に供給される。

f_1 、 $f_2 < f_c < 2f_1 - f_2$ 、 $2f_2$
【0036】可変利得増幅素子17の利得制御端子18に周波数 $2f_1 - f_2$ 、 $f_1 + f_2$ 、 $2f_2$ の相互変調成分が印加されると、可変利得増幅素子17のミキシング動作により、その周波数 $2f_1 - f_2$ 、 $f_1 + f_2$ 、 $2f_2$ の相互変調成分と周波数 f_1 、 f_2 の信号との混合信号が生じ、この混合信号は3次相互変調成分と同一の周波数の信号となり、3次相互変調成分とは逆位相になるので、出力信号に含まれる3次相互変調成分が低減される。

【0037】なお、その他の動作については実施の形態3によるものと同様であるので、その説明を省略する。

【0038】以上のように、この実施の形態4によれば、増幅素子13の出力のうち、入力信号の周波数成分およびその周波数近傍の周波数帯域の至成分を通過させ、可変利得増幅素子17に供給し、増幅素子13の出力のうちの所定の周波数帯域の至成分だけを高域通過フィルタ回路により通過させ位相を調整し、利得制御信号と

して可変利得増幅素子17に供給するようにして、増幅素子13および可変利得増幅素子17で発生する歪成分を低減するようにしたので、雑音特性を良好にし、かつ簡単な回路構成で小型にすることができるといふ効果が得られる。

【0039】なお、実施の形態4において、高域通過フィルタ回路の代わりに、次式に示す低域通過フィルタ回路のカットオフ周波数 f_L 、 f_H の帯域通過フィルタ回路を設けるようにしてもよい。

$$f_1, f_2 < f_L < 2f_1, f_1 + f_2, 2f_2 < f_H$$

【0040】実施の形態5、図3はこの発明の実施の形態5による可変利得増幅器を示す回路図である。図において、21はカスコード接続された2つの電界効果トランジスタ22、23で構成された可変利得増幅素子であり、24は可変利得増幅素子21の利得制御端子である。実施の形態5による可変利得増幅器は、実施の形態1による可変利得増幅器における可変利得増幅素子3を、カスコード接続された2つの電界効果トランジスタ22、23で構成された可変利得増幅素子21に変更したものである。なお、このようなカスコード接続された2つの電界効果トランジスタで構成された可変利得増幅素子は例えば「L-Band MCM Constant-Phase Variable-Gain Amplifier」(Hayashiら著、Asia-Pacific Microwave Conference、1998年)に記載されている。

【0041】なお、図3におけるその他の構成要素については実施の形態1によるもの(図1)と同様であるので、その説明を省略する。

【0042】次に動作について説明する。カスコード接続された2つの電界効果トランジスタ22、23は、実施の形態1におけるデュアルゲート電界効果トランジスタと同様に動作するので、実施の形態5による可変利得増幅器は実施の形態1による可変利得増幅器と同様に動作する。

【0043】以上のように、この実施の形態5によれば、実施の形態1と同様の効果が得られる。

【0044】なお、実施の形態5と同様に、実施の形態2～実施の形態4による可変利得増幅器における可変利

得増幅素子3、17として、カスコード接続された2つの電界効果トランジスタ22、23を使用することができ、同様の効果が得られる。

【0045】

【発明の効果】以上のように、この発明によれば、利得制御信号に応じた利得で入力信号を増幅する可変利得増幅素子と、可変利得増幅素子の出力のうちの所定の周波数帯域の歪成分だけを通過させ、利得制御信号として可変利得増幅素子に供給するフィルタ回路とを備えるようにしたので、可変利得増幅素子単体には歪成分を低減することができ、また、雑音特性を良好にし、かつ簡単な回路構成で小型にすることができるという効果がある。

【0046】この発明によれば、入力信号を増幅する増幅素子と、利得制御信号に応じた利得で供給信号を増幅する可変利得増幅素子と、増幅素子の出力のうち、入力信号の周波数成分およびその周波数近傍の周波数帯域の歪成分を通過させ、供給信号として可変利得増幅素子に供給する帯域通過フィルタ回路と、増幅素子の出力のうちの所定の周波数帯域の歪成分だけを通過させるフィルタ回路と、フィルタ回路の出力の位相を調整して利得制御信号として可変利得増幅素子に供給する位相調整器とを備えるようにしたので、可変利得増幅素子単体を含む多段増幅器に比べ歪成分を低減することができ、また、雑音特性を良好にし、かつ簡単な回路構成で小型にすることができるといふ効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による可変利得増幅器を示す回路図である。

【図2】 この発明の実施の形態3による可変利得増幅器を示す回路図である。

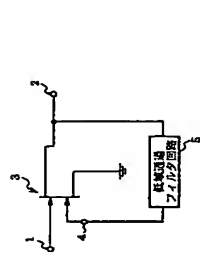
【図3】 この発明の実施の形態5による可変利得増幅器を示す回路図である。

【図4】 従来の可変利得増幅器を示す回路図である。

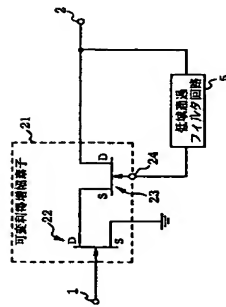
【符号の説明】

- 3、17、21 可変利得増幅素子、5、15 低域通過フィルタ回路(フィルタ回路)、13 増幅素子、14 帯域通過フィルタ回路、16 位相調整器、22、23 電界効果トランジスタ。

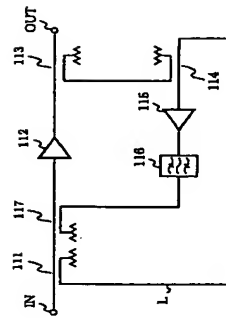
【図1】



【図3】



【図4】



フロントページの続き

(72)発明者 中原 和彦
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
Fターム(参考) 5J090 MA01 CA21 HA09 HN17 KA16
KA42 KA44 TA01

(72)発明者 垂井 幸直
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
Fターム(参考) 5J090 MA01 CA21 HA09 HN17 KA16
KA42 KA44 TA01